

引用文献 2

(18) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2002-135071  
(P2002-135071A)

(43)公開日 平成14年5月10日(2002.5.10)

(S1) Int CL<sup>1</sup>  
H 0 3 G 11/00  
G 0 5 F 3/24  
H 0 3 K 5/007

124

P I  
H 0 3 G 11/00  
G 0 5 F 9/24  
H 0 3 K 5/00

データー(0-5)  
5H420  
5J030  
5J039

審査請求 未請求 審査項の数3 QL (全4頁)

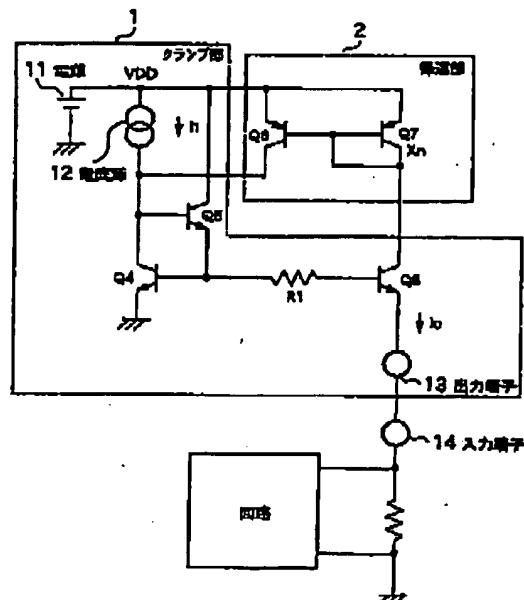
(21) 出願番号	特許2000-322875(P2000-322875)	(71) 出願人	000221199 京芝マイクロエレクトロニクス株式会社 神奈川県川崎市川崎区駅前本町25番地1
(22) 出願日	平成12年10月23日(2000.10.23)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
		(72) 発明者	盛川 駿昭 神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内
		(74) 代理人	100083806 弁理士 三好 索和 (外7名) Fターム(参考) 5B42D NA17 N803 N824 NC02 NE21 5J030 C802 C809 CC00 5J039 AA06 KK16 KK17 MM04

(54) 【発明の名称】 クランプ回路

(57) [契約]

〔課題〕 クランプ電圧  $V_c$  より高い電圧ではリーク電流を小さくして、リーク電流を抑えたクランプ電圧の設定を行なえるようにすること。

【解決手段】 カレントミラー回路を構成する第1のトランジスタに電流源から電流を流すことにより、その電流をミラーして第2のトランジスタに流し、この第2のトランジスタに接続される出力端子の電圧を所定電圧にクランプするクランプ回路で、前記第2のトランジスタに流れる電流を $1/n$ にして前記第1のトランジスタ側にミラーして流すカレントミラー回路からなる正帰還回路を設け、前記出力端子がクランプ電圧から外れた時、前記出力端子側に前記第2のトランジスタを通して流す電流を前記正帰還回路により急速に増大させて、前記出力端子をクランプ電圧とする。この特性によりクランプ電圧 $V_C$ より高い電圧ではクランプする端子側に流れるリーク電流を従来よりもかなり小さくすることができる。



(2)

特開2002-135071

## 【特許請求の範囲】

【請求項1】 カレントミラー回路を構成する第1のトランジスタに電流源から電流を流すことにより、その電流をミラーして第2のトランジスタに流し、この第2のトランジスタに接続される出力端子の電圧を、これら第1、第2のトランジスタのベース電位が常に同じになるように、所定電圧にクランプするクランプ回路において、

前記第2のトランジスタに流れる電流を $1/n$ にして前記第1のトランジスタ側面ミラーして流すカレントミラー回路から成る正帰還回路を具備することを特徴とするクランプ回路。

【請求項2】 前記第1のトランジスタと前記第2のトランジスタの共通ベースの間に電流制限抵抗を挿入して、前記第1のトランジスタと前記第2のトランジスタのベース間を前記電流制限抵抗により接続することを特徴とする請求項1に記載のクランプ回路。

【請求項3】 カレントミラー回路を構成する第1、第2のトランジスタと、

これら第1、第2のトランジスタにベース電流を供給する第3のトランジスタと、

これら第1、第2のトランジスタのベース間を接続する電流制限抵抗と、

前記第2のトランジスタと直列に接続され、この第2のトランジスタに電源電流を供給する第4のトランジスタと、

前記第4のトランジスタとn倍のカレントミラー回路を構成して、前記第4のトランジスタに流れる電流の $1/n$ 倍の電流を前記第1のトランジスタ側に流す第5のトランジスタと、

前記第1のトランジスタに電流を供給する電流源と、前記第2のトランジスタに接続される出力端子と、を具備し、

前記出力端子を所定電圧にクランプすることを特徴とするクランプ回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、例えば回路の入力端子を所定電圧にクランプするクランプ回路に関する。

## 【0002】

【従来の技術】 図3は従来のクランプ回路の構成例を示した回路図である。電源31に接続された電源32から出力される電流はトランジスタQ2のベース・エミッタ電流と、トランジスタQ1のコレクタ電流となって、GND側に流れる。トランジスタQ1とトランジスタQ3がカレントミラー回路を構成しているため、トランジスタQ1を流れる電流と同一の電流がトランジスタQ3を流れて、出力端子33から例えば回路Aの入力端子34に入力される。トランジスタQ2はトランジスタQ1、Q3のベース電流を供給している。尚、回路Aは内

部抵抗Rを有するものとする。

【0003】 ここで、入力端子34のクランプ電圧（即ち、出力端子33のクランプ電圧と同じ）を $V_c$ とする。その時、トランジスタQ3を通して出力端子33からクランプ電流 $I_c$ が入力端子34側へ流れ込む。この時、トランジスタQ1とトランジスタQ3のベース電位が同じ時には上記のように同一電流が両トランジスタQ1、Q3に流れるが、入力端子34がクランプ電圧よりも低くなった時、トランジスタQ3のベース電位が大きくなり、これによってトランジスタQ1のベース電位と同一のベース電位を保持するように、トランジスタQ3はクランプ電流 $I_c$ よりも大きい電流を出力端子33から入力端子34側に供給して、入力端子34を所定電圧にクランプする。

【0004】 ところで、I1を電源32から供給される電流、Io1を出力端子33からの出力電流、AをトランジスタQ1の接合部の面積、IsはトランジスタQ1の単位面積あたりの飽和電流、VBEをトランジスタQ1のベース・エミッタ電圧、Vo1を出力端子33の端子電圧、VTをトランジスタQ1の熱電圧とすると、以下に記述する式(1)が成立つ。

$$[0005] I_{o1} = A I_s \cdot \exp(V_{BE}(Q1) - V_o1/VT)$$

$V_{BE} = VT \ln(I1/A I_s)$  の関係を上式に代入すると、 $I_{o1} = A I_s \cdot \exp((VT \ln(I1/A I_s) - V_o1)/VT)/VT$  これを変形すると、

$$I_{o1} = I1 / \exp(V_o1/VT) \dots (1)$$

この(1)式をグラフに表すと、図2の(1)で示した特性となり、出力端子電圧 $V_o1$ の変化に対して、比較的緩慢に出力端子電流 $I_{o1}$ が立ち上がる事が分かる。但し、図2の横軸は出力端子電圧 $V_o1$ を示し、縦軸は出力端子電流 $I_{o1}$ を示している。

## 【0006】

【発明が解決しようとする課題】 上記のように従来のクランプ回路では、出力端子電圧 $V_o1$ の変化に対して比較的緩慢に出力端子電流 $I_{o1}$ が立ち上がるため、クランプ電圧 $V_c$ （例えば0V）より高い電圧（図2の右側）でも、リーコ電流がかなり流れれるため、リーコ電流を抑えたクランプ電圧の設定が難しく、場合によっては設計仕様通りのクランプ回路を作ることができないという問題があった。

【0007】 本発明は、上述の如き従来の課題を解決するためになされたもので、その目的は、クランプする端子電圧がクランプ電圧 $V_c$ より高い電圧では前記端子側へのリーコ電流が小さくなる特性を持たせることにより、リーコ電流を抑えたクランプ電圧の設定を容易に行うことができるクランプ回路を提供することである。

## 【0008】

【課題を解決するための手段】 上記目的を達成するため

(3)

特開2002-135071

4

3

に、請求項1の発明の特徴は、カレントミラー回路を構成する第1のトランジスタに電流源から電流を流すことにより、その電流をミラーして第2のトランジスタに流し、この第2のトランジスタに接続される出力端子の電圧を、これら第1、第2のトランジスタのベース電位が常に同じになるように、所定電圧にクランプするクランプ回路において、前記第2のトランジスタに流れる電流を $1/n$ にして前記第1のトランジスタ側にミラーして流すカレントミラー回路から成る正帰還回路を具備することにある。

【0009】請求項2の発明の特徴は、前記第1のトランジスタと第2のトランジスタの共通ベースの間に電流制限抵抗を挿入して、前記第1のトランジスタと第2のトランジスタのベース間を前記電流制限抵抗により接続することにある。

【0010】請求項3の発明の特徴は、カレントミラー回路を構成する第1、第2のトランジスタと、これら第1、第2のトランジスタにベース電流を供給する第3のトランジスタと、これら第1、第2のトランジスタのベース間を接続する電流制限抵抗と、前記第2のトランジスタと直列に接続され、この第2のトランジスタに電源電流を供給する第4のトランジスタと、前記第4のトランジスタとn倍のカレントミラー回路を構成して、前記第4のトランジスタに流れる電流の $1/n$ 倍の電流を前記第1のトランジスタ側に流す第5のトランジスタと、前記第1のトランジスタに電流を供給する電流源と、前記第2のトランジスタに接続される出力端子とを具備し、前記出力端子を所定電圧にクランプすることにある。

【0011】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。図1は、本発明のクランプ回路の一実施形態に係る構成を示した回路図である。本例のクランプ回路は、出力端子13を所定電圧にクランプするクランプ部1と、このクランプ部1の出力端子13の出力電流をクランプ部1に正帰還させる帰還部2から構成されている。

【0012】クランプ部1は電源11、電流源12、カレントミラー回路を構成するトランジスタQ4、Q8及び電流制限抵抗R1、トランジスタQ4、Q8にベース電流を供給するトランジスタQ5、クランプする入力端子14などに接続される出力端子13を有している。

【0013】帰還部2はトランジスタQ6、Q7から成る倍率nのカレントミラー回路から成る。\*

$$I_{o1} = I_1 / (\exp((V_o2 / VT + I_{o2} R_1 / \beta V_T) - 1/n)) \quad \dots (2)$$

この(2)式をグラフに表すと、図2の(2)で示した特性となり、出力端子電圧 $V_o2$ の変化に対して、出力端子電流 $I_{o2}$ が急速に立ち上ることが分かる。しかも、従来と同一のクランプ電圧では同一のリーク電流で

\* 【0014】次に本実施形態の動作について説明する。電源11に接続された電流源12からの電流はトランジスタQ5のベース電流と、トランジスタQ4のコレクタ電流となる。トランジスタQ4、Q8はトランジスタQ5からベース電流を供給されてカレントミラー回路を構成し、トランジスタQ4に流れる電流がミラーされてトランジスタQ8に流れる。ここで、出力端子13のクランプ電圧を $V_c$ (例えば0V)とすると、出力端子13が $V_c$ の時、トランジスタQ4、Q8のベース電位が同じとなる。

【0015】ここで、出力端子13がクランプ電圧 $V_c$ より下降すると、それに応じて、トランジスタQ8から出力端子側に流れる電流が増える。このトランジスタQ8に流れる電流は帰還部2を構成するトランジスタQ7を流れるため、トランジスタQ7を流れる電流も増加する。トランジスタQ7を流れる電流は $1/n$ にミラーされてトランジスタQ6を流れるため、このトランジスタQ6の電流も増加する。このトランジスタQ8を流れる電流が増加すると、トランジスタQ5、トランジスタQ4を流れる電流が増加するため、ここで、電流の正帰還ループが構成され、トランジスタQ4、Q8のベース電位が同じになるまで、急速にトランジスタQ8を通して出力端子13から入力端子14側に流れる電流が増加して、出力端子13即ち、入力端子14をクランプ電圧 $V_c$ にする。尚、抵抗R1は上記した正帰還ループによって無限に電流が増大しないように、電流制限を行っていて、出力端子13から出力されている電流の立ち上がり特性を設定している。

【0016】ところで、I1を電流源12の電流、 $I_{o2}$ を出力端子13からの出力電流、AをトランジスタQ4、Q8の接合部の面積、 $I_s$ はトランジスタQ4、Q8の単位面積あたりの飽和電流、 $VBE$ をトランジスタQ4、Q8のベースエミッタ電圧、 $V_o2$ を出力端子13の端子電圧、 $VT$ をトランジスタQ4、Q8の熱電圧、 $\beta$ をトランジスタQ8の増幅率、 $R_1$ を抵抗R1の抵抗値、 $\alpha$ をトランジスタQ6、Q7から成るカレントミラー回路の倍率とすると、以下に記述する式(2)が成立立つ。

【0017】 $I_{o2} = A I_s \cdot \exp(VBE(Q4) - R_1 \cdot I_{o2} / \beta \cdot V_o2)$   
 $VBE = VT \ln((I_1 + I_{o2}/n) / A I_s)$ の関係を上式に代入すると、 $I_{o2} = A I_s \cdot \exp((VT \ln((I_1 + I_{o2}/n) / A I_s) - I_{o2} \cdot R_1 / \beta - V_o2) / VT)$ これを変形すると、

$$I_{o1} = I_1 / (\exp((V_o2 / VT + I_{o2} R_1 / \beta V_T) - 1/n)) \quad \dots (2)$$

あっても、このクランプ電圧 $V_c$ よりも高い電圧で、直ぐに出力端子電流 $I_{o2}$ が0に収束している。従って、 $V_c$ よりも高い電圧をクランプ電圧とすれば、リーク電流を極めて小さくすることができる。但し、図2の横軸

(4)

特開2002-135071

6

は出力端子電圧 $V_o$  2を示し、縦軸は出力端子電流 $I_o$  2を示している。

【0018】本実施形態によれば、クランプ回路に正帰還回路を設けて、出力端子13がクランプ電圧 $V_c$ から外れた時に出力端子13からの出力電流を図2の(2)で示すように急速に増大させる特性を持たせることにより、出力端子13をクランプ電圧 $V_c$ にクランプする特性を持たせることによって、クランプ電圧 $V_c$ よりも僅かに高い電圧で、出力端子13からのリーク電流を極めて小さくすることができる。これにより、リーク電流を抑えたクランプ電圧の設定を容易に行うことができる。

【0019】

【発明の効果】以上詳細に説明したように、本発明のクランプ回路によれば、クランプする端子電圧がクランプ電圧 $V_c$ より高い電圧で前記端子側へのリーク電流が小さくなる特性を持たせることにより、リーク電流を抑え\*

\*たクランプ電圧の設定を容易に行うことができる。

【図面の簡単な説明】

【図1】本発明のクランプ回路の一実施形態に係る構成を示した回路図である。

【図2】図1に示した回路と図3に示した回路の出力端子電圧に対する出力端子電流の関係を示した特性図である。

【図3】従来のクランプ回路の構成例を示した回路図である。

【符号の説明】

1 クランプ部

2 帰還部

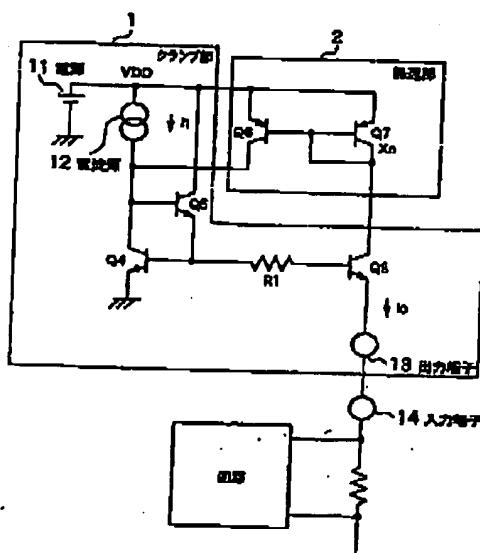
11 電源

12 電流源

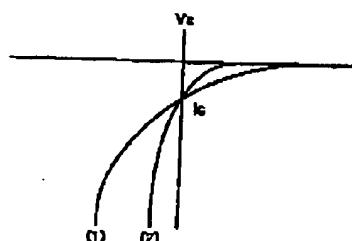
13 出力端子

Q4～Q8 トランジスタ

【図1】



【図2】



【図3】

